ВОРОНЕЖСКИЙ ИНСТИТУТ ВЫСОКИХ ТЕХНОЛОГИЙ – АНОО ВПО

МЕТОДИЧЕСКТИЕ УКАЗАНИЯ ДЛЯ КУРСОВЫХ РАБОТ

По дисциплине «Информатика

Теоретическое введение для курсовой работы «Разработка генератора логической последовательности заданной формы»

Понятие дискретного автомата

В технике термином «*автомат*» пользуются для обозначения системы механизмов и устройств, в которой процессы получения преобразования, передачи и использования энергии, материалов и информации, необходимые для выполнения ее функций, осуществляются без непосредственного участия человека. К системам такого типа относятся: станки-автоматы, фасовочные автоматы, автоматы для съемки и изготовления фотографий, торговые автоматы и многое др.

В кибернетику, однако, вошел и прочно в ней укрепился термин «*дискретный автомат*» или кратко просто «*автомат*» для обозначения гораздо более абстрактного понятия, а именно - модели, обладающей следующими особенностями:

а) на входы модели в каждый из дискретных моментов времени t_1, t_2,… поступают m входных величин $x_1,x_2,\ldots x_m$. каждая из которых может принимать конечное число фиксированных значений из входного алфавита X;

б) на выходах модели можно наблюдать n выходных величин $y_1,\ldots y_n$ каждая из которых может принимать конечное число фиксированных значений из выходного алфавита Y;

в) в каждый момент времени модель может находиться в одном из состояний $z_1,z_2,\ldots z_n$;

г) состояние модели в каждый момент времени определяется входной величиной x в этот момент и состоянием z в предыдущий момент времени;

д) модель осуществляет преобразование ситуации на входе $x=\{x_1,x_2,\ldots,x_m\}$ в ситуацию на выходе $y=\{y_1,y_2,\ldots,y_n\}$ зависимости от ее состояния в предыдущий момент времени.

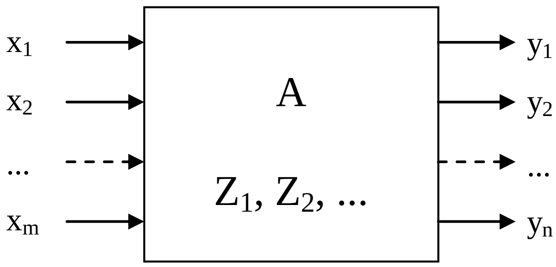


Рисунок 3.1 – Дискретный автомат

Такая модель (рис. 3.1) удобна для описания многих кибернетических систем.

Автоматы, у которых ситуация y на выходах однозначно определяется ситуацией x на входах, мы будем относить к классу автоматов *без памяти.* Автоматы, у которых y зависит не только от значения x в данный момент, но и от состояния модели z, определяемого значениями x в предыдущие моменты времени, относятся к классу *автоматов с конечной памятью.*

Мы ограничимся рассмотрением лишь простейших из дискретных автоматов, входной и выходной алфавиты которых состоят всего из двух букв: 0 и 1. Это оправдывается тем что, как оказывается в теории автоматов, автоматы с такими "бедными" алфавитами способны решать такие же задачи, как и автоматы с любыми другими алфавитами.

Теория дискретных автоматов приобрела большое значение для решения некоторых фундаментальных проблем информатики, которые связаны с принципиальными возможностями переработки информации в ИС.

Логический автомат

Преобразования входных величин в выходные, осуществляемые дискретными автоматами без памяти, работающими в двухбуквенном алфавите, эквивалентны преобразованиям, совершаемым в формальной логике. Поэтому мы будем называть их *логическими автоматами,* а функции, описывающие преобразования, выполняемые логическими автоматами, - *логическими функциями.* Математическим аппаратом, используемым для решения задач анализа и синтеза логических автоматов, является *алгебра логики.* Первый вариант алгебры логики был разработан английским ученым Джорджем Булем в 1843 г., вследствие чего она часто называется *булевой алгеброй.*

Каждый выход из логического автомата может принимать значение 0 или 1 в зависимости от значений входных переменных x. Определим число всех возможных логических функций преобразования x_i в y_i, если число входных величин равно m, каждая из них может принимать значение 0 или 1. Для этого расположим все входные величины в ряд x_1, x_2, …, x_m и будем рассматривать их как разряды двоичного числа. Ясно, что число r различных сочетаний значений входных величин равно числу различных двоичных чисел, содержащих r разрядов, откуда следует, что $r=2^m$. Но каждой из r ситуаций на входе может соответствовать одно из двух значений выхода 0 или 1. Поэтому общее число N всех различных логических функций для логического автомата с m двоичными входами равно

$$N = 2^r = 2^{(2^m)}. \quad (3.1)$$

Логические функции образуются из некоторых элементарных логических функций. Мы будем пользоваться тремя элементарными логическими функциями:

1. $\overline{x}$ - *отрицание, инверсия* x (читается «не x»). Функция отрицания означает, что x=0, если x=1; и x=1, если x=0.

2. $x_1 \wedge x_2$ (x_1 & x_2) - *логическое умножение* или *конъюнкция* (читается «x_1 и x_2»). Функция логического умножения означает, что его результат равен единице только тогда, когда x_1=1 и x_2=1, и равен нулю во всех остальных случаях.

3. $x_1 \vee x_2$ ($x_1 + x_2$) - *логическое сложение* или *дизъюнкция* (читается «x_1 или x_2»). Функция логического сложения означает, что его результат равен нулю только тогда, когда x_1=0 и x_2=0 , и равен единице во всех остальных случаях.

Логические функции могут задаваться таблицами, в которых указывается значение функции y (индекс i будем опускать) для всех сочетаний аргументов x. В табл.3.1 приведены значения двух элементарных логических функций от двух аргументов: x_1 и x_2. Эту таблицу нужно читать по строкам: «если x_1 = ..., а x_2 = ..., то x_1 и x_2 =..., а x_1 или x_2 = ...». Логические функции широко используются в теории нейронных сетей и входят в математический аппарат, применяемый при исследованиях процессов переработки информации мозгом.

Таблица 3.1 – Задание логических функций таблицей

Функция	x_1x_2				Примечание
	00	01	10	11	
f_0	0	0	0	0	f_0 – абсолютная ложь
f_1	0	0	0	1	$x_1 \wedge x_2$ (конъюнкция)
f_2	0	0	1	0	$x_1\ \bar{x}_2$ (запрет x_2)
f_3	0	0	1	1	$x_1\ \bar{x}_2 \vee x_1x_2$ (переменная x_1)
f_4	0	1	0	0	$\bar{x}_1x_2$ (запрет x_1)
f_5	0	1	0	1	$\bar{x}_1 x_2 \vee x_1 x_2$ (переменная x_2)
f_6	0	1	1	0	$x_1 \oplus x_2$ (сложение по модулю 2)
f_7	0	1	1	1	$x_1 \vee x_2$ (дизъюнкция)
f_8	1	0	0	0	$x_1 \downarrow x_2$ (функция Пирса)
f_9	1	0	0	1	$x_1 \equiv x_2$ (равнозначность)
f_{10}	1	0	1	0	$\bar{x}_1\ \bar{x}_2 \vee x_1\ \bar{x}_2$ (переменная $\bar{x}_2$)
f_{11}	1	0	1	1	$x_2 \rightarrow x_1$(импликация)
f_{12}	1	1	0	0	$\bar{x}_1\ \bar{x}_2 \vee\ \bar{x}_1x_2$ (переменная $\bar{x}_1$)
f_{13}	1	1	0	1	$x_1 \rightarrow x_2$ (импликация)
f_{14}	1	1	1	0	x_1/x_2 (функция Шеффера)
f_{15}	1	1	1	1	f_1 – абсолютная истина

Из элементарных логических функций можно составлять логические функции, описывающие свойства различных логических автоматов.

Автомат с конечной памятью

При изучении автоматов с конечной памятью обычно интересуются только установившимися состояниями, которые они принимают через достаточно большое время после изменения входных воздействий. Процессы перехода системы из одного установившегося состояния в другое здесь полагаются протекающими достаточно быстро по сравнению с интервалами времени между изменениями входных воздействий. Поэтому поведение автомата с конечной памятью удобно рассматривать в дискретные моменты времени t_1, t_2, ..., отделенные друг от друга интервалами Δt. При этом мы будем полагать, что и выходные воздействия могут изменяться только в моменты t_1, t_2, ..., которые называются *тактами.*

В соответствии с определением выход автомата с конечной памятью в j-й такт зависит от состояния автомата в (j-1)-й такт и состояния входов в j-й такт. Поэтому переходы такого автомата из одного состояния в другое, в общем виде, описываются выражениями

$$\begin{cases} y^j = F(z^{j-1}, x^j), \\ z^j = G(z^{j-1}, x^j), \end{cases} \tag{3.2}$$

где y^j- выход автомата в j-й такт зависит от состояния автомата в (j-1)-й такт, z^{j-1} - состояние автомата в (j-1)-й такт.

$$x^j = \{x_1^j, x_2^j, ..., x_m^j\} \tag{3.3}$$

x^j - вход автомата в j-й такт, F и G - некоторые логические функции состояния выхода и входа.

Для того, чтобы автомат осуществлял преобразование (3.2), необходимо, чтобы он, кроме элементов, реализующих логические функции, содержал также *элемент задержки,* выход которого определяется значением его состояния в предыдущий такт, т. е. элемент, выход которого y связан с входом x выражением

$$y^j = f(z^{j-1}) \tag{3.4}$$

или, в частности,

$$y^j = z^{j-1}. \tag{3.5}$$

Элемент задержки должен обладать памятью, в нем должен сохраняться след предыдущего состояния, ибо иначе его состояние не могло бы зависеть от предыдущего состояния.

Одним из распространенных дискретных элементов, обладающих памятью, является *триггер,* представляющий собой устройство с двумя устойчивыми состояниями. Это устройство может переходить из одного состояния в другое под воздействием сигнала управления.

Рассмотрим в качестве примера автомата с конечной памятью схему электронного счетчика, применяемого в цифровых вычислительных устройствах (рис. 3.2). Задача этой схемы состоит в подсчете количества импульсов, поступивших на ее вход, т.е. в преобразовании количества импульсов в двоичный код числа, выражающего это количество.

Для этой цели образуем цепь из триггеров, показанную на рисунке. Здесь выход каждого предыдущего триггера соединен с входом последующего. Пусть сначала все триггеры находятся в нулевом состоянии, т.е. напряжение на их выходах равно U_0. При поступлении первого импульса на вход триггера T_1 на его выходе появится напряжение U_1, и на входе триггера T_2, положительный импульс напряжения, на который он не реагирует. Второй импульс заставит T_1 вернуться в нулевое состояние, в результате чего напряжение на его выходе изменит свое значение с U_1 на U_0 , что вызовет отрицательный импульс на входе T_2 и его переход в единичное состояние. Таким образом, T_1 будет изменять свое состояние после каждого входного импульса, T_2 после каждого второго импульса, T_3 - после каждого четвертого и т.д., T_k - после каждого 2^{k-1} импульса на входе схемы. Если теперь мы будем состояние каждого триггера рассматривать как значение соответствующего разряда двоичного числа, то состояние всей цепи из r триггеров будет представлять собой число (в двоичной системе счисления) импульсов, поступивших на вход схемы.

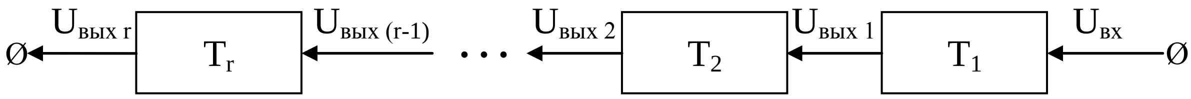


Рисунок 3.2 – Счетчик импульсов на триггерах

Емкость этой схемы - максимальное число R импульсов, которые могут быть ею сосчитаны, определяется числом r триггеров и равно максимальному двоичному числу, состоящему из r разрядов, а именно $R=2^r$.

Все современные серии цифровых микросхем, как правило включают различные типы триггеров, представляющих устройство с двумя устойчивыми состояниями, содержащее бистабильный запоминающий элемент (собственно триггер) и схему управления. Входы, как и сигналы, подаваемые на них делятся на информационные и вспомогательные. Информационные сигналы через соответствующие входы управляют состоянием триггера. Сигналы на вспомогательных входах служат для предварительной установки триггера в заданное состояние и его синхронизации. Вспомогательные входы могут при необходимости выполнить роль информационных. По способу приема информации триггеры подразделяют тактируемые и нетактируемые триггеры. Изменение состояния нетактируемого (асинхронного) триггера происходит сразу же после соответствующего изменения потенциалов на его управляющих входах.

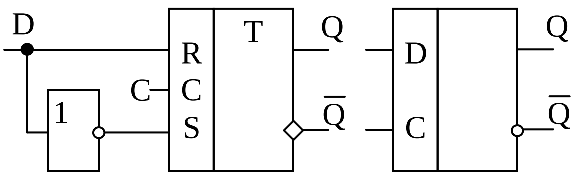
В тактируемом (синхронном) триггере изменение состояния может произойти только в момент присутствия соответствующего сигнала на тактовом входе.

Тактирование может осуществляться импульсом (потенциалом) или фронтом (перепадом потенциала). В первом случае сигналы на управляющих входах оказывают влияние на состояние триггера только при разрешающем потенциале на тактовом входе. Во втором случае воздействие управляющих сигналов проявляется только в момент перехода единица - нуль или нуль - единица на тактовом входе.

Существуют также универсальные триггеры, которые могут работать как в тактируемом, так и в нетактируемом режиме. Основные типы триггеров в интегральном исполнении носят следующие названия: D-триггеры, T-триггеры, RS-триггеры и JK-триггеры.

D-триггер или триггер задержки (от английского delay - задержка), при разрешающем сигнале на тактовом входе устанавливается в состояние, соответствующее потенциалу на входе D. Если обозначать выходной сигнал триггера буквой Q, то для D-триггера можно написать следующее равенство: $Q_n=D_{n-1}$. Индексы $_n$ и $_{n-1}$ указывают на то, что выходной сигнал Q изменяется не сразу после изменения входного сигнала D, а только с приходом разрешающего тактового сигнала. Тактирование D-триггера может о осуществляться импульсом или фронтом. В тактируемом фронтом D-триггере изменение потенциала на входе D, синхронное с тактовыми импульсами, повторяется на выходе Q с задержкой на один период тактовых импульсов (отсюда и название-триггер задержки).

D_n	Q_{n+1}
0	0
1	1



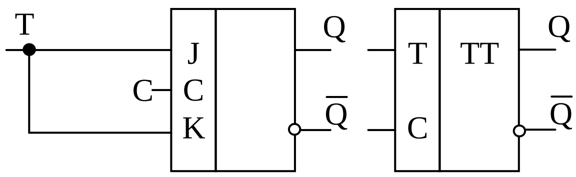
а б в

Рисунок 3.3 – D-триггер: *а* - таблица истинности, *б* - структурная схема, *в* - условное обозначение

Он состоит из синхронного RS-триггера и инвертора. Благодаря инвертору невозможно запрещенное соотношение сигналов на входах S и R. D-триггер осуществляет задержку установки Q на время, отделяющее момент изменения сигнала D от начала очередного тактового импульса, причем выходной сигнал Q сохраняется до прихода очередного тактового импульса.

T-триггер, или счетный триггер, срабатывает только по соответствующему фронту на тактовом входе, т. е. T-триггеры бывают только тактируемые фронтом. Кроме тактового входа, T-триггер может иметь один управляющий вход - T-вход. Сигнал на этом входе разрешает (если T=1) или запрещает (если T=0) срабатывание триггера от фронтов импульсов, приходящих на тактовый вход. Для такого триггера $Q_n= (\underline{Q}T+Q\underline{T})_{n-1}$. Из этого уравнения следует, что при T=1 соответствующий фронт сигнала на тактовом входе переводит триггер в противоположное состояние (из нуля в единицу и наоборот). Частота изменения потенциала на выходе T-триггера в два раза меньше частоты импульсов на его тактовом входе (при T=1). Это свойство T-триггеров позволяет строить на их основе двоичные счетчики. Поэтому эти триггеры и называются счетными.

T_n	Q_{n+1}
0	Q_n
1	$\underline{Q}_{n+1}$



а б в

Рисунок 3.4 – Т-триггер: *а* - таблица истинности, *б* - структурная схема, *в* - условное обозначение

Если в Т-триггере отсутствует управляющий вход, то он срабатывает на каждый соответствующий перепад на тактовом входе, т.е. ведет себя как Т-триггер с управляющим входом при Т=1.

RS-триггер. Асинхронный триггер RS-типа имеет два информационных входа: R и S. При S=1 (единичный вход) и R=0 (нулевой вход) на выходах триггера появляются сигналы: на прямом выходе Q=1, на инверсном $\underline{Q}$=0. При S=0 и R=1 выходные сигналы триггера принимают противоположные состояния (Q=0, $\underline{Q}$=1). Этот триггер не имеет тактового входа. При одновременном поступлении сигнала 1 на входы R и S выходные сигналы триггера не определены, поэтому в устройствах на основе RS-триггера необходимо исключать режим, при котором оба сигнала R и S равны единице.

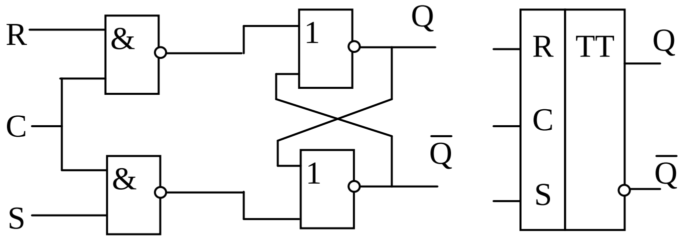
Триггер RS используется как устройство памяти в других типах триггеров. Входы S и R названы по первым буквам английских слов set - установка и reset - сброс.

Функционирование RS-триггера определяется уравнениями $Q_n= (S+\underline{R}Q)_{n-1}$ при RS=0.

Для триггера RS комбинация S=1 и R=1 является запрещенной. После такой комбинации управляющих сигналов состояние триггера будет неопределенным: он может оказаться или в нуле, или в единице. Существуют разновидности RS-триггера, носящие название Е-, R- и S-триггеров, для которых сочетание S=1 и R=1 не является запрещенным. Е-триггер при сочетании входных сигналов S_e=1 и R_e=1 не изменяет своего состояния ($Q_n=Q_{n-1}$). R- и S-триггеры при наличии единицы на обоих управляющих входах устанавливаются в нуль или единицу. Для Е-, S- и R-триггеров справедливы следующие уравнения: $Q_n = (S_e\underline{R}_e + S_eQ +\underline{R}_eQ)_{n-1}$; $Q_n = (S_s +\underline{R}_sQ)_{n-1}$, $Q_n= (S_r\underline{R}_r+\underline{R}_rQ)_{n-1}$

Синхронный одноступенчатый RS-триггер отличается от асинхронного наличием С-входа для синхронизирующих тактовых импульсов. Синхронный триггер состоит из асинхронного RS-триггера и двух логических элементов на его входе.

S_n	R_n	Q_{n+}
0	0	Q_n
0	1	0
1	0	1
1	1	×



а б в

Рисунок 3.5 – RS-триггер: *а* - таблица истинности асинхронного RS-триггера, *б* - структурная схема, *в* - условное обозначение

JK-триггер имеет также два управляющих входа J и K. Подобно RS-триггеру, в JK-триггере J и K-это входы установки триггера в единицу и нуль. В отличие от RS-триггера в JK-триггере наличие двух единичных управляющих сигналов (J=K=1) приводит к переходу триггера в противоположное состояние, т. е. в данном случае JK-триггер работает как T-триггер. JK-триггеры тактируются только перепадом потенциала на тактовом входе. Находят применение также JK-триггеры, которые изменяют свои состояния под воздействием перепадов сигналов на входах J и K. Уравнение для JK-триггера выглядит следующим образом: $Q_n=(J\underline{Q} + \underline{K}Q)_{n-1}$. На рис.3.6 указаны основные принципы построения и обозначения JK-триггеров. Практические микросхемы триггеров обычно содержат различные вспомогательные входы. В качестве примера на рис. 3.6*д* показана схема триггера К155ТВ1. Здесь кроме тактируемых входов J и K имеются также нетактируемые инверсные входы S и R. Для того чтобы упростить построение счетчиков, в этих триггерах предусмотрено по три входа J и К, объединенных посредством ячеек И (J=J1J2J3. K=K1K2K3).

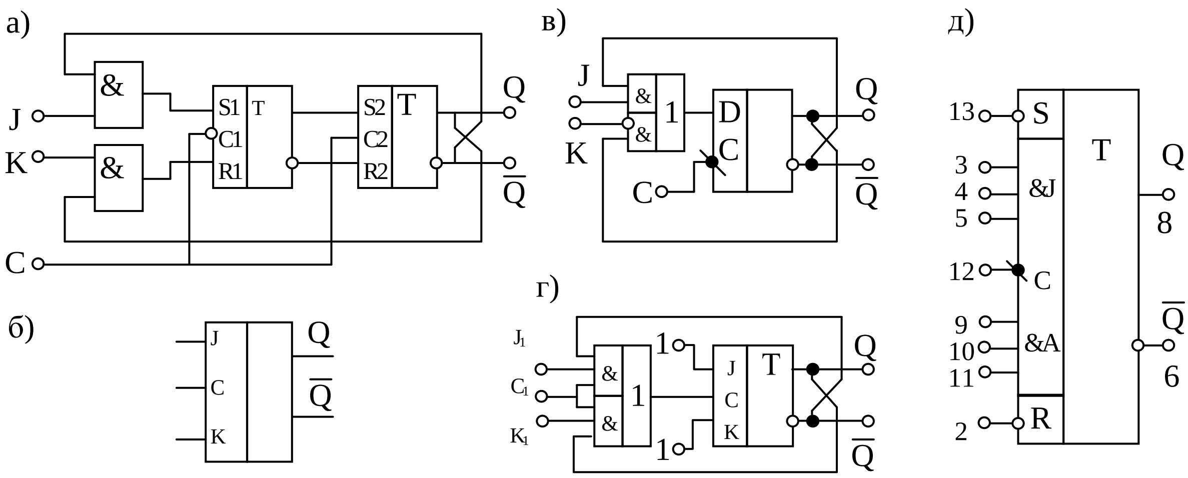


Рисунок 3.6 – Принципы построения (*а, в, г*) и обозначения (*б, д*) JK-триггеров.

Задание на курсовую работу
«Проектирование логического генератора последовательностей»:

1. Описать теоретические основы дискретных и логических автоматов

2. По заданной цифровой последовательности сформировать логическую схему, которая на выходе реализует данную последовательность, используя

а) только логические элементы И, ИЛИ, НЕ

б) комбинации данных элементов (И-НЕ, ИЛИ-НЕ и т.д.)

в) различные триггеры

4. Предложить дальнейшие пути усовершенствования предложенных логических схем.

Варианты логических последовательностей:

Студент	**Последовательность**
	1010000000101100010001
	1011100010010111010000
	1110110010001000010001
	1001111111010011000010
	0000101111110101101100
	1110001111100100001110
	1010110101011111001000
	0111011110001001100010
	0000000000110100100010